

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005 年 9 月 22 日 (22.09.2005)

PCT

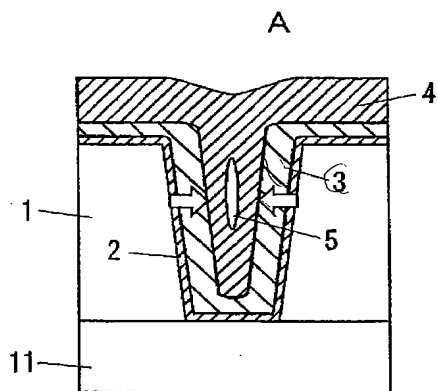
(10) 国際公開番号  
WO 2005/088694 A1

- (51) 国際特許分類<sup>7</sup>: H01L 21/316, 21/768 (72) 発明者; および  
(21) 国際出願番号: PCT/JP2004/007375 (75) 発明者/出願人 (米国についてのみ): 渡辺 智行  
(22) 国際出願日: 2004 年 5 月 28 日 (28.05.2004) (WATANABE, Tomoyuki) [JP/JP]; 〒1008182 東京都  
(25) 国際出願の言語: 日本語 千代田区大手町二丁目 2 番 1 号 石川島播磨重工業  
(26) 国際公開の言語: 日本語 株式会社内 Tokyo (JP). 芳之内 淳 (YOSHINOUCHI,  
(30) 優先権データ: 特願2004-073675 2004 年 3 月 16 日 (16.03.2004) JP Atsushi) [JP/JP]; 〒1008182 東京都千代田区大手町二  
(71) 出願人 (米国を除く全ての指定国について): 石川 丁目 2 番 1 号 石川島播磨重工業株式会社内 Tokyo (JP).  
島播磨重工業株式会社 (ISHIKAWAJIMA-HARIMA 東京都千代田区大手町二丁目 2 番 1 号 Tokyo (JP).  
HEAVY INDUSTRIES CO., LTD.) [JP/JP]; 〒1008182  
東京都千代田区大手町二丁目 2 番 1 号 Tokyo (JP).  
(74) 代理人: 堀田 実 (HOTTA, Minoru); 〒1080014 東京都  
港区芝五丁目 2 番 20 号 建築会館 4 階 アサ国際  
特許事務所 Tokyo (JP).  
(81) 指定国 (表示のない限り、全ての種類の国内保護が  
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,  
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,

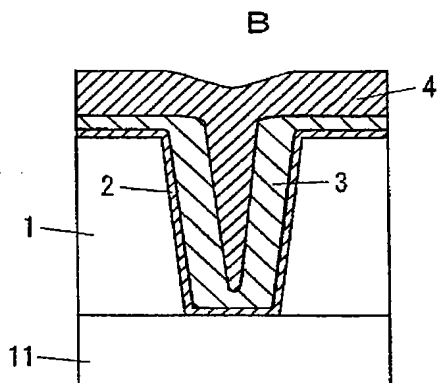
[続葉有]

(54) Title: PROCESS FOR FABRICATING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置の製造方法



(57) Abstract: A process for fabricating a semiconductor device in which voids and pores can be eliminated from an interlayer insulating film at a lower heat treatment temperature than conventional methods. An anti-oxidation layer (2) for preventing intrusion of moisture into an element, an expansion layer (3) which can be expanded through oxidation when it is heat treated in an oxidizing atmosphere, and an insulating film (4) which can be fluidized through heat treatment in an oxidizing atmosphere are deposited on protrusions and recesses (1) formed by the element on a semiconductor substrate (11). The semiconductor substrate (11) is heat treated in an oxidizing atmosphere in order to fluidize the insulating film (4) and to expand the expansion layer (3) through oxidation, thereby eliminating air bubbles (5) generated in the insulating film (4).



[続葉有]

WO 2005/088694 A1



DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

従来よりも低い熱処理温度で、層間絶縁膜のボイド又は開気孔を消滅させることができる半導体装置の製造方法を提供する。

半導体基板 (11) 上の素子により形成された凹凸 (1) の上に、素子への水分の浸入を防止する酸化防止層 (2)、酸化雰囲気中で熱処理することにより酸化して膨張し得る膨張層 (3) 及び酸化雰囲気中で熱処理することにより流動化し得る絶縁膜 (4) を成膜する。この半導体基板 (11) を酸化雰囲気中で熱処理し、絶縁膜 (4) を流動化させるとともに膨張層 (3) を酸化させて膨張させることにより、絶縁膜 (4) 中に生じた気泡 (5) を消滅させる。